

KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020030095589 A

(43)Date of publication of application: 24.12.2003

(21)Application number: 1020020032863

(22)Date of filing: 12.06.2002

(71)Applicant: DONGBU ELECTRONICS CO., LTD.

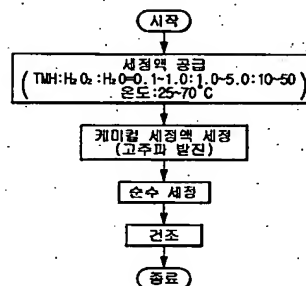
(72)Inventor: SEO, BYEONG YUN
YIM, TERESA

(51)Int. Cl. H01L 21/304

(54) METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: A method for manufacturing a semiconductor device is provided to be capable of preventing the damage of the predetermined surface of a silicon wafer due to a chemical cleaning solution while removing particles existing at the silicon wafer by using the chemical cleaning solution. CONSTITUTION: A predetermined silicon wafer is cleaned by using a mixed cleaning solution. At this time, the mixed cleaning solution is made of TMH of 0.1-1.0 weight%, H₂O₂ of 1.0-5.0 weight%, and H₂O of 10-50 weight%. After carrying out a cleaning process at the silicon wafer using the H₂O, a drying process is carried out at the resultant structure. Preferably, the temperature of the cleaning solution is conserved in the range of 25-80 °C. Preferably, a high frequency oscillator is used for carrying out the cleaning process.



copyright KIPO 2004

Legal Status

Date of request for an examination (20020612)

Notification date of refusal decision (00000000)

Final disposal of an application (rejection)

Date of final disposal of an application (20041020)

Patent registration number ()

Date of registration (00000000)

Number of opposition against the grant of a patent ()

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

51) Int. Cl.	(11) 공개번호	특2003-0095589
101L 21/304	(43) 공개일자	2003년12월24일
21) 출원번호	10-2002-0032863	
22) 출원일자	2002년06월12일	
71) 출원인	동부전자 주식회사 대한민국 135-937 서울 강남구 역삼1동 838	
72) 발명자	임데레사 대한민국 695-844 제주도북제주군한경면청수리425번지 서병윤 대한민국 469-885 경기도여주군가남면신해리현진에버빌202동304	
74) 대리인	김영철 김 순 영 이준서	
77) 심사청구	있음	
54) 출원명	반도체 소자의 제조 방법	

요약

본 발명은 반도체 소자의 제조 방법을 개시한다. 이에 의하면, 웨이퍼 상에 잔존하는 파티클과 같은 불순물을 제거하기 위한 세정액으로서 테트라메틸 암모늄 하이드록사이드(TMH)와 과산화수소(H_2O_2) 및 순수(H_2O)가 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합된 혼합액을 사용한다. 또한, 세정액을 25~80℃의 낮은 온도로 유지시킨다.

따라서, 본 발명은 웨이퍼를 세정액으로 세정할 때 액티브영역의 자연 산화막의 식각을 최소화시키고 나아가 그 아래의 실리콘 표면에서의 결함 발생을 방지시킬 수가 있다. 또한, 그 결과, 게이트 산화막 특성(GOI)과 같은 반도체 소자의 특성 악화를 방지할 수가 있다.

개표도

도5

경세서

도면의 간단한 설명

도 1은 종래 기술에 의한 침수(Dip) 방식의 세정 방법에 적용된 세정 장치를 나타낸 개략 구성도.

도 2는 종래 기술에 의한 세정 방법에 적용될 웨이퍼 액티브 영역 상의 자연 산화막 및 파티클(Particle)을 나타낸 예시 단면도.

도 3은 종래 기술에 의한 세정 방법에 적용된 웨이퍼 액티브 영역 상의 자연 산화막의 식각 손상 및 실리콘 표면 노출을 나타낸 예시 단면도.

도 4는 본 발명에 의한 반도체 소자의 제조 방법에 적용된 세정 장치를 나타낸 개략 구성도.

도 5는 본 발명에 의한 반도체 소자의 제조 방법을 나타낸 공정 순서도.

도 6은 본 발명에 의한 반도체 소자의 제조 방법에 적용된 웨이퍼 액티브 영역 상의 자연 산화막의 식각 손상 방지를 나타낸 예시 단면도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자의 제조 방법에 관한 것으로, 더욱 상세하게는 케미컬 세정액에 의한 웨이퍼 액티브 영역의 자연 산화막 식각 손상을 방지하면서도 파티클(Particle)을 제거시키도록 한 반도체 소자의 제조 방법에 관한 것이다.

통상, 반도체 제조공정은 크게 확산(Diffusion) 공정, 식각(Etching) 공정, 산화(Oxidation) 공정, 사진공정, 화학 기상 증착(Chemical Vapor Deposition: CVD) 공정 등으로 구분된다. 이들 각각의 공정은 여러 개의 단위 공정들의 조합으로 이루어진다. 그런데, 반도체 소자를 형성하기 위한 기판, 예를 들어 단결정 실리콘 재질의 웨이퍼에 대해 질화막 증착 공정이나 층간 절연막의 평탄화를 위한 화학 기계 연마 공정(Chemical Mechanical Polishing) 공정을 진행하는 경우, 웨이퍼의 표면에 미세한 파티클(Particle)과 같은 불순물이 다발하기 쉽다. 이는 그 다음의 후속 공정을 진행할 때 오염원으로 작용하므로 후속 공정을 진행하기 전에 상기 오염된 웨이퍼를 세정시켜주는 세정공정이 필수적으로 요구된다.

기러한 세정공정은 크게 오버플로우(Over flow) 방식, 침수(Dip), 분사 방식, 회전 방식으로 구분된다. 세정공정에 사용되는 세정액으로는 통상 "SC-1"이라고 불리는 케미컬 세정액이 대표적이다. 상기 케미컬 세정액은 수산화 암모늄(NH_4OH)과 과산화수소(H_2O_2) 및 순수(H_2O)가 일정 비율로 혼합된 것으로, 실리콘과 파티클의 계면에서 생성되는 제타 포텐셜(Zeta Potential)을 이용함으로써 이들 두 물질간의 반발력으로 실리콘 표면으로부터 파티클을 제거시키는 탁월한 세정 효과를 갖고 있다. 특히, 상기 케미컬 세정액을 70~80℃의 온도와 수 MHz의 고주파 조건에서 사용하는 경우, 세정 효과의 극대화가 가능하다. 이는 70~80℃의 고온에서 웨이퍼의 산화막 및 유기 물질이 식각되고 고주파에 의해 제거됨으로써 세정 효과가 더욱 커질 수 있기 때문이다.

기와 같은 원리와 목적으로 수산화 암모늄 대신에 테트라 메틸 암모늄 하이드록사이드(Tetra Methyl Ammonium Hydroxide: TMH)가 사용될 수 있는데, 이는 테트라 메틸 암모늄 하이드록사이드가 수산화 암모늄의 농도보다 낮은 저 농도에서 동일한 세정 효과를 발휘하기 때문이다.

일반적으로, 테트라 메틸 암모늄 하이드록사이드를 포함한 세정액을 이용한 침수(Dip) 방식의 세정 장치(100)는 도 1에 도시된 바와 같이, 내측 세정조(10)가 외측 세정조(20)의 내부에 설치된 구조로 이루어진다. 또한, 내측 세정조(10)에 세정액 공급라인(30)을 거쳐 테트라 메틸 암모늄 하이드록사이드(TMh)와 과산화수소(H_2O_2) 및 순수(Deionized Water)(H_2O)를 일정 비율로 혼합한 케미컬 세정액(40)이 공급된다. 내측 세정조(10)를 넘쳐흐르는 순수(H_2O)나 케미컬 세정액(40)이 외측 세정조(20)의 배수구(21)를 거쳐 배수된다. 테트라 메틸 암모늄 하이드록사이드(TMh)와 과산화수소(H_2O_2) 및 순수(H_2O)가 각각의 공급라인(31),(32),(33)을 거쳐 공급라인(30)의 혼합부(35)에 유입, 혼합된 후 세정액 공급라인(30)을 거쳐 내측 세정조(10)에 케미컬 세정액(40)으로서 공급된다. 또한, 개폐용 밸브(V1),(V2),(V3)가 각각의 공급라인(31),(32),(33)에 설치된다. 그리고, 내측 세정조(10)의 하단부에 수 MHz의 고주파로 발진시키기 위한 고주파 발진기(60)가 설치된다.

기와 같이 구성된 세정장치(100)의 경우, 먼저, 세정조(10)에 순수(H_2O)가 채워진 상태에서 공급라인(31),(32),(33)의 밸브(V1),(V2),(V3)를 개방시키면, 일정 비율의 테트라 메틸 암모늄 하이드록사이드(TMh)와 과산화수소(H_2O_2) 및 순수(H_2O)가 각각의 공급라인(31),(32),(33)을 거쳐 혼합부(35)로 유입된 후 혼합됨으로써 케미컬 세정액(40)으로 만들어진다. 케미컬 세정액(40)이 세정액 공급라인(30)을 거쳐 세정조(10)에 공급 유입됨으로써 세정조(10)를 충분히 채우고 나면, 세정액 공급라인(31),(32),(33)의 밸브(V1),(V2),(V3)를 폐쇄시킴으로써 테트라 메틸 암모늄 하이드록사이드(TMh)와 과산화수소(H_2O_2) 및 순수(H_2O)의 공급이 차단된다.

기러한 상태에서 이송장치(도시 안됨)가 세정할 1장 이상의 웨이퍼들(1)을 지지하기 위한 웨이퍼 캐리어(50)를 수직 하향시켜 웨이퍼들(1)을 세정조(10)의 케미컬 세정액(40)에 완전히 침수시키고 나서 고주파 발진기(60)를 일정 시간 동안 작동시킨다. 따라서, 웨이퍼들(1)이 케미컬 세정액에 의해 세정된다.

이어, 웨이퍼들(1)의 케미컬 세정액 세정이 완료되고 나면, 밸브(V1),(V2)를 폐쇄시킴으로써 테트라 메틸 암모늄 하이드록사이드(TMh)와 과산화수소(H_2O_2)의 공급을 차단시키고 이와 아울러, 밸브(V3)를 개방시킴으로써 순수(H_2O)를 세정조(10)로 공급시킨다. 따라서, 웨이퍼들(1)이 순수(H_2O)에 의해 세정된다. 이후, 상기 이송 장치에 의해 웨이퍼들(1)을 담은 웨이퍼 캐리어(50)를 수직 상승시켜 세정조(10)의 순수로부터 상측으로 빠져나오게 한다. 이어, 통상의 건조공정에 의해 웨이퍼들(1)을 건조시키면 웨이퍼의 세정공정이 완료된다.

발명이 이루고자 하는 기술적 과제

그런데, 종래에는 도 2에 도시된 바와 같이, 실리콘 기판인 웨이퍼(1)의 액티브 영역(2) 상에 존재하는 자연 산화막(Native Oxide)(3)이 두께(T1)로 형성되고 그 위에 파티클(5)이 다량으로 잔존한다. 물론, 액티브 영역(2) 이외의 필드 영역(도시 안됨) 상에도 파티클이 존재함은 자명한 사실이다. 이러한 경우, 웨이퍼(1)의 파티클(5)이 케미컬 세정액(40)에 의해 제거될 수 있다.

그러나, 순수(H_2O)가 공급라인(33)을 거쳐 혼합부(35)로 유입될 때 70~80℃의 고온 상태를 유지하므로 케미컬 세정액(40)이 70~80℃의 고온 상태로 유지된다. 이로써, 케미컬 세정액(40)의 산화막 식각률이 높기 때문에 도 3에 도시된 바와 같이, 케미컬 세정액(40)이 웨이퍼(1)를 세정하는 동안에 자연 산화막(3)을 3~5 Å의 두께만큼 식각시킴으로써 자연 산화막(3)의 두께(T1)를 두께(T2)로 얇게 만들어버린다. 심한 경우, 액티브 영역(2)의 일부분에서 자연 산화막(3)이 완전히 식각되고 웨이퍼(1)의 실리콘 표면(7)이 노출되기 쉽다.

그 결과, 실리콘 에천트(Etchant)로서 작용하는 테트라 메틸 암모늄 하이드록사이드와 고주파가 웨이퍼(1)의 노출된 실리콘 표면(7)에 손상을 입히고 나아가 결함(Defect)의 발생을 일으킨다. 더욱이, 고온의 세정액(40)에 대해 수 MHz의 고주파를 일정 시간동안 이용하므로 고주파가 웨이퍼(1)의 노출된 실리콘 표면(7)에 손상을 입힌다. 따라서, 반도체 소자의 특성, 예를 들어 게이트 산화막 특성(Gate Oxide Integrity: GOI)이 악화될 가능성이 높아진다.

또한, 웨이퍼(1)의 액티브 영역(2)에 자연 산화막(3)이 잔존하더라도 해당 주 공정들의 진행 전, 후에 세정공정이 반복 진행되면, 자연 산화막(3)의 식각 손실이 증가하고 자연 산화막(3)의 잔존 두께가 더욱 얇아진다.

기러한 상태의 웨이퍼가 1000℃ 이상의 고온 공정으로 처리되는 경우, 자연 산화막의 얇아진 부분 아래의 실리콘 표면에서 여러 가지 결함이 발생할 가능성이 높아지고 반도체 소자의 특성이 악화될 가능성이 높아진다. 심한 경우, 반도체 소자의 오동작이나 동작 불능의 상태가 발생하기도 한다.

따라서, 본 발명의 목적은 웨이퍼 상의 파티클을 케미컬 세정액에 의해 제거시키면서도 케미컬 세정액으로 인한 웨이퍼의 액티브 영역의 실리콘 표면 손상을 방지하도록 한 반도체 소자의 제조 방법을 제공하는데 있다.

본 발명의 다른 목적은 세정 공정에서 자연 산화막의 식각 손실을 저감시킴으로써 후속 고온 공정에서의 결함 발생율을 저감시키도록 한 반도체 소자의 제조 방법을 제공하는데 있다.

발명의 구성 및 작용

이와 같은 목적을 달성하기 위한 본 발명에 의한 반도체 소자의 제조 방법은

테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)가 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합된 케미컬 세정액을 이용하여 소정의 반도체 공정을 처리한 실리콘 재질의 웨이퍼를 세정하는 단계; 및

상기 웨이퍼를 상기 순수(H₂O)로 세정한 후 건조시키는 단계를 포함하는 것을 특징으로 한다.

바람직하게는, 상기 케미컬 세정액을 25~80℃의 온도로 유지시킬 수가 있다. 더욱 바람직하게는, 상기 케미컬 세정액을 25~70℃의 온도로 유지시킬 수도 있다.

바람직하게는, 상기 웨이퍼를 상기 케미컬 세정액으로 세정하면서 고주파 발진기를 함께 이용할 수 있다.

바람직하게는, 상기 웨이퍼를 침수(Dip) 방식 또는 회전 방식의 세정 장치에서 세정시킬 수가 있다.

이하, 본 발명에 의한 반도체 소자의 제조 방법을 첨부된 도면을 참조하여 상세히 설명하기로 한다. 종래의 부분과 동일 구성 및 동일 작용의 부분에는 동일 부호를 부여한다.

도 4는 본 발명에 의한 반도체 소자의 제조 방법에 적용된 세정 장치를 나타낸 구성도이고, 도 5는 본 발명에 의한 반도체 소자의 제조 방법을 나타낸 공정 순서도이다.

도 4를 참조하면, 침수 방식의 세정 장치(200)에서는 내측 세정조(10)의 케미컬 세정액(70)이 테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)가 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합된다. 순수(H₂O)가 케미컬 세정액(70)의 온도를 25~70℃로 만들어 주기 위해 25~70℃의 온도로 유입되는 것을 제외하면, 도 1의 구조와 동일하게 구성된다. 설명의 편의상 설명의 중복을 피하기 위해 이에 대한 상세한 설명은 생략하기로 한다.

이와 같이 구성되는 침수 방식의 세정 장치(200)를 이용한 웨이퍼 세정 과정을 도 5를 참조하여 설명하면, 먼저, 세정조(10)에 순수(H₂O)가 채워진 상태에서 각각의 공급라인(31),(32),(33)을 거쳐 과산화수소(H₂O₂) 및 순수(H₂O)를 일정 비율, 예를 들어 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합부(35)로 유입시킬 수 있도록 하기 위해 공급라인(31),(32),(33)의 밸브(V1),(V2),(V3)를 개방시킨다. 이에 따라, 테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)가 각각의 공급라인(31),(32),(33)을 거쳐 혼합부(35)로 유입, 혼합됨으로써 케미컬 세정액(70)으로 만들어진다. 따라서, 케미컬 세정액(70)이 세정액 공급라인(30)을 거쳐 세정조(10)에 공급, 유입됨으로써 세정조(10)의 순수(H₂O)를 교체시킨다.

여기서, 케미컬 세정액(70)은 테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)가 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합된 혼합액이다. 또한, 순수(H₂O)가 25~80℃, 바람직하게는 25~70℃의 온도로 유입되는데, 이는 케미컬 세정액(70)을 25~80℃의 온도로 맞추어줌으로써 케미컬 세정액(70)에 의한 파티클 제거 효과를 종래와 마찬가지로 얻으면서도 종래에 비하여 산화막의 식각 손실을 훨씬 더감시켜주기 위함이다.

케미컬 세정액(70)이 세정조(10)에 충분히 채워지고 나면, 세정액 공급라인(31),(32),(33)의 밸브(V1),(V2),(V3)를 폐쇄시킴으로써 테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)의 공급이 차단된다.

이러한 상태에서 이송장치(도시 안됨)가 세정할 1장 이상의 웨이퍼들(1)을 지지하기 위한 웨이퍼 캐리어(50)를 수직 하향시켜 웨이퍼들(1)을 세정조(10)의 케미컬 세정액(70)에 완전히 침수시키고 나서 고주파 발진기(60)를 일정 시간동안 작동시킨다. 따라서, 웨이퍼들(1)이 케미컬 세정액(70)에 의해 세정된다.

이때, 케미컬 세정액(70)의 테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)가 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합되고, 케미컬 세정액(70)이 25~80℃, 바람직하게는 25~70℃의 낮은 온도로 유지되므로 케미컬 세정액(70)의 자연 산화막(3) 식각률이 종래의 케미컬 세정액(40)에 비하여 상당히 낮다. 따라서, 도 6에 도시된 바와 같이, 웨이퍼(1)의 액티브 영역(2)과 필드 영역(도시 안됨) 상의 파티클(5)이 제거되는 동안에 액티브 영역(2) 상의 자연 산화막(3)이 거의 식각되지 않고 그 아래의 실리콘 표면(7)이 전혀 노출되지 않는다.

따라서, 본 발명은 세정 단계에서 액티브 영역(2)의 실리콘 표면을 케미컬 세정액(70)에 의한 손상으로부터 방지하여 실리콘 표면에서의 결함, 갈생을 방지할 수가 있고 또한, 케미컬 세정액(70)의 온도가 낮으므로 고주파 발진기(60)의 고주파 발진에 의한 손상도 방지할 수가 있다. 그 결과, 종래에 비하여 케미컬 세정액에 의한 반도체 소자의 특성, 예를 들어 게이트 산화막 특성(GOI)의 악화 가능성이 낮아진다.

더욱이, 해당 주 공정들의 진행 전, 후에 세정공정이 반복 진행됨에 따라 자연 산화막(3)의 식각 손실이 증가하더라도 자연 산화막(3)의 식각 손실이 그다지 크지 않기 때문에 자연 산화막(3)이 여전히 상당한 두께로 잔존할 수 있다. 따라서, 이러한 상태의 웨이퍼가 1000℃ 이상의 고온 공정으로 처리되는 경우, 종래에 비하여 자연 산화막 아래의 실리콘 표면에서 결함이 발생할 가능성이 낮아지고, 반도체 소자의 특성이 악화될 가능성이 낮아진다.

이어, 웨이퍼들(1)의 케미컬 세정액 세정이 완료되고 나면, 밸브(V1),(V2)를 폐쇄시킴으로써 테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂)의 공급을 차단시키고 이와 아울러, 밸브(V3)를 개방시킴으로써 순수(H₂O)를 세정조(10)로 공급시켜 세정조(10)의 케미컬 세정액(70)을 순수(도시 안됨)로 교체시킨다. 따라서, 웨이퍼들(1)이 순수에 의해 세정된다.

웨이퍼들(1)의 순수 세정이 완료되면, 상기 이송 장치에 의해 웨이퍼들(1)을 담은 웨이퍼 캐리어(50)를 수직 상승시켜 세정조(10)의 순수(도시 안됨)로부터 상측으로 빠져나오게 한다. 이어, 통상의 건조공정에 의해 웨이퍼들(1)을 건조시키면 웨이퍼의 세정공정이 완료됨으로써 본 발명의 세정공정이 완료된다.

한편, 본 발명의 케미컬 세정액을 이용한 침수 방식의 세정 장치를 기준으로 하여 웨이퍼의 세정을 설명하였으나, 회전 방식의 세정 장치에도 동일하게 적용할 수 있음은 자명한 사실이다. 설명의 편의상 이에 대한 상세한 설명은 생략하기로 한다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명에 의한 반도체 소자의 제조 방법은 웨이퍼 상에 잔존하는 파티클과 같은 불순물을 제거하기 위한 케미컬 세정액으로서 테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)가 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합된 혼합액을 사용한다. 또한, 케미컬 세정액을 25~80℃의 낮은 온도로 유지시킨다.

따라서, 본 발명은 웨이퍼를 케미컬 세정액으로 세정할 때 액티브영역의 자연 산화막의 식각을 최소화시키고 나아가 그 아래의 실리콘 표면에서 결함 발생을 방지시킬 수가 있다. 또한, 그 결과, 게이트 산화막 특성(GOI)과 같은 반도체 소자의 특성 악화를 방지할 수가 있다.

한편, 본 발명은 도시된 도면과 상세한 설명에 기술된 내용에 한정하지 않으며 본 발명의 사상을 벗어나지 않는 범위 내에서 다양한 형태의 변형이 가능함은 이 분야에 통상의 지식을 가진 자에게는 자명한 사실이다.

57) 청구의 범위

청구항 1.

테트라 메틸 암모늄 하이드록사이드(TM₄H)와 과산화수소(H₂O₂) 및 순수(H₂O)가 0.1~1.0: 1.0~5.0:10~50의 중량%로 혼합된 세정액을 이용하여 소정의 반도체 공정을 처리한 실리콘 재질의 웨이퍼를 세정하는 단계; 및

상기 웨이퍼를 상기 순수(H₂O)로 세정한 후 건조시키는 단계를 포함하는 반도체 소자의 제조 방법.

청구항 2.

제 1 항에 있어서, 상기 세정액을 25~80℃의 온도로 유지시키는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 3.

제 2 항에 있어서, 상기 세정액을 25~70℃의 온도로 유지시키는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 4.

제 3 항에 있어서, 상기 웨이퍼를 상기 세정액으로 세정하면서 고주파 발진기를 함께 이용하는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 5.

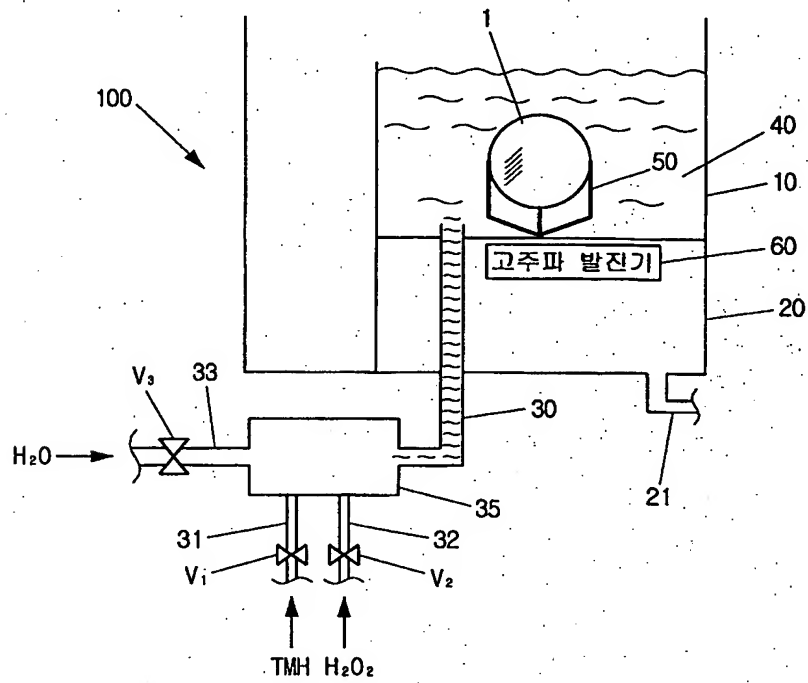
제 1 내지 4 항에 있어서, 상기 웨이퍼를 침수(Dip) 방식의 세정 장치에서 세정시키는 것을 특징으로 하는 반도체 소자의 제조 방법.

청구항 6.

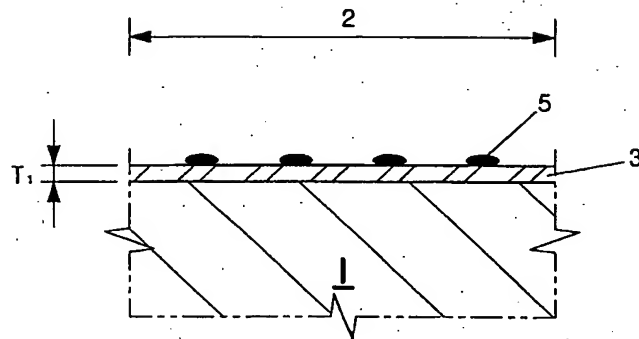
제 1 내지 4 항에 있어서, 상기 웨이퍼를 회전 방식의 세정 장치에서 세정시키는 것을 특징으로 하는 반도체 소자의 제조 방법.

도면

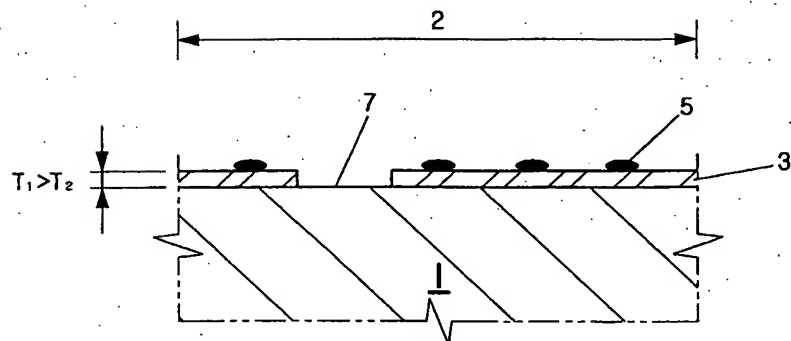
도면 1



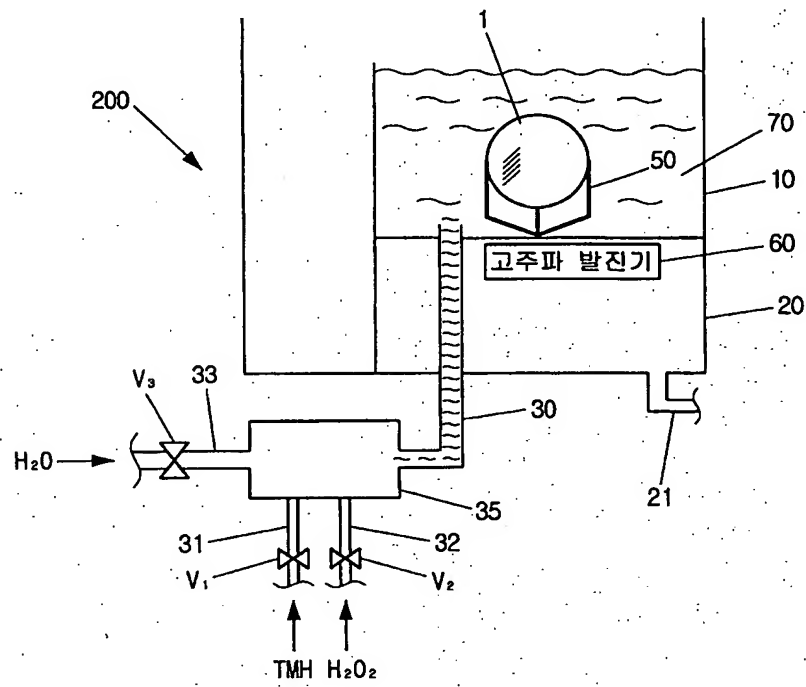
도면 2



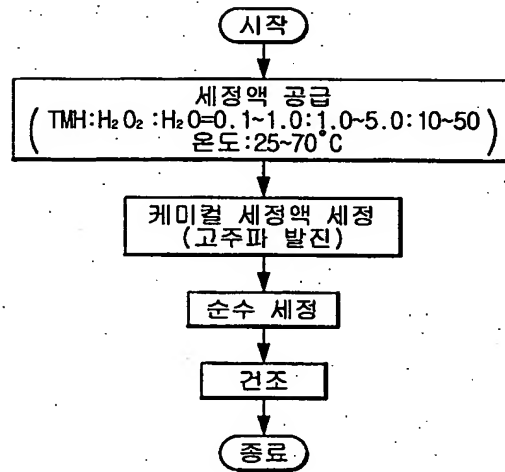
도면 3



도면 4



도면 5



도면 6

